

METHOD FOR MANUFACTURING MULTILAYER CIRCUIT CONSISTING OF TRACK AND MICRO-VIA

Publication number: KR20020022122

Publication date: 2002-03-25

Inventor: CASSAT ROBERT; LORENTZ VINCENT

Applicant: KERMEL

Classification:

- International: *H05K3/42; H01L21/3205; H05K3/18; H05K3/46; H05K3/42; H01L21/02; H05K3/18; H05K3/46; (IPC1-7): H01L21/3205*

- European:

Application number: KR20010005552 20010206

Priority number(s): FR20000009879 20000727; FR20000017249 20001229

Also published as:



JP2002057460 (A)

Report a data error here

Abstract of **KR20020022122**

PURPOSE: A method for manufacturing multilayer circuit consisting of track and micro-via is provided to improve an interconnection circuit that has high integration density, and consists of a conductive electrical path, a pad, and a micro-via. **CONSTITUTION:** The method for manufacturing multilayer circuit comprises the steps of (a) perforating right through the dielectric without perforating the subjacent metalized layer or the subjacent level of circuitry, so as to form one or several micro-vias at desired sites, (b) forming, by metallization, metal tracks, chips and micro-vias at the surface of the dielectric and of the micro-vias, while providing selective protection by depositing a protective layer.

Data supplied from the **esp@cenet** database - Worldwide

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
H01L 21/3205

(11) 공개번호 특2002- 0022122
(43) 공개일자 2002년03월25일

(21) 출원번호 10- 2001- 0005552
(22) 출원일자 2001년02월06일

(30) 우선권주장 0009879 2000년07월27일 프랑스(FR)
0017249 2000년12월29일 프랑스(FR)

(71) 출원인 케르멜
크리스띠앙 질랭
프랑스 68000 꼴마르 튀 앙베르 20

(72) 발명자 까사로베르
프랑스에프- 69360페르네슈맹드크라뵁
로랑쯔뱅상
프랑스에프- 68500베르그올프뤼드라베가트리오14

(74) 대리인 특허법인코리아나

심사청구 : 없음

(54) 트랙 및 마이크로비어로 이루어지는 다단 회로 소자의제조방법

요약

본 발명은 트랙 및 마이크로비어로 이루어지는 다단 배선 회로 소자의 제조방법에 관한 것이다. 이 방법은 적어도 하나의 단에서 제조하기 위해,

- 표면상에 금속화될 수 있는 부분 또는 잠재적으로 금속화될 수 있는 부분을 갖는 기판상에, 후속하는 금속화를 유도할 수 있는 화합물을 함유하는 절연 감광성 수지의 제 1 층을 형성하는 단계,
- 기판의 금속화될 수 있는 부분 또는 잠재적으로 금속화될 수 있는 부분을 선택적으로 노출시키도록 제 1 층을 조사하고 현상하는 단계, 및
- 금속화에 의해, 선택적인 보호부를 형성하는 감광성 수지의 제 2 층을 사용하여, 절연 감광성 수지의 제 1 층, 및 단계 b) 시 노출된 부분의 표면상에 금속 트랙 및 마이크로비어를 형성하는 단계로 이루어지고, 감광성 수지의 제 2 층이 제거된다.

대표도

도 1a

색인어

다단 배선 회로 소자, 마이크로비어

명세서

도면의 간단한 설명

도 1a 내지 1g 는 제 1 실행 방법에 따른 제조공정에서 각종의 단계의 회로 소자를 나타내는 단면도,
도 2a 내지 2h 는 제 2 실행 방법에 따른 제조공정에서 각종의 단계의 회로 소자를 나타내는 단면도,
도 3a 내지 3i 는 제 3 실행 방법에 따른 제조공정에서 각종의 단계의 회로 소자를 나타내는 단면도, 및
도 4a 내지 4c 는 제조공정에서 각종의 단계의 다단 회로 소자를 나타내는 단면도이다.

※ 도면의 주요 부분에 대한 부호의 설명

101, 201, 301, 401 : 기판

102, 202, 302 : 금속화될 수 있는 부분

103, 113, 203, 303, 314 : 제 1 층

104, 204, 304 : 포토비어 105, 207, 307 : 제 2 층

106, 208, 308, 309 : 비어 107, 205, 209, 210, 305 : 서브층

108, 206, 306 : 금속층 109 : 금속 배선

110, 211, 311, 402 : 마이크로비어

111, 112, 212, 213, 312, 313, 403, 411 : 트랙

310 : 강화부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 도전성 트랙 및 마이크로비어 (microvia) 로 이루어지고 패드를 포함할 수도 있는 다단 배선 회로 소자의 향상된 제조방법에 관한 것이다.

본 발명의 내용에서, " 마이크로비어" 라는 용어는 유전체층의 두께를 통해 곧장 통과하는 마이크로접속을 의미한다.

전자공학 분야에서, 최적의 생산비용 저가화 및 속도의 면에서 향상된 성능을 얻기 위한 경향이 있다. 이 경향은 BGA, CGA, CSP 또는 다른 플립칩 구성요소와 같은 표면에 장착된 구성요소의 점차적인 사용에 의해 가속화된다.

다단층을 얻기 위해서, 더 얇은 유전체/구리층 모두를 축 방향으로 연속적으로 적층하고, 축 방향에 수직인 평면으로 더 미세한 트랙 및 패드를 더욱 근접하게 함으로써, 집적 밀도의 제고는 3 가지 측면에서 바람직하다.

본 발명의 방법은 100 μm 미만인 폭의 트랙 및 인터트랙, 및 100 μm 미만인 직경의 홀 또는 비어를 특징으로 하는 " 미세 라인" 회로 소자를 생산함으로써 이 조건들을 만족한다.

또한, 이 방법은 유전체 기판에 금속층을 확실하게 부착할 수 있고, 층의 연속적인 적층에 기인한 부정확을 감소시킨다.

또한, 본 발명의 방법은 적은 수의 단계를 포함하므로 경제적으로 이점이 있다.

제 1 태양에 따르면, 본 발명은 제 1 회로 소자단 또는 제 1 금속화층에 손상을 주지 않고, 제 1 회로 소자단 또는 제 1 금속화층을 덮는 유전체의 도전성 트랙 및 마이크로비어를 형성하는 방법을 제공한다.

미국 특허 제 5 260 170 호에는 도전성 마이크로비어로 이루어지는 회로 소자를 제조하는 방법이 기재되어 있다. 이 방법은,

1. 기판에 전기화학적 금속화 촉매를 함유하는 감광성 수지의 제 1 층을 도포하는 단계,
2. 기판의 일정 부분을 노출시키도록 제 1 층을 조사하고 현상하는 단계,
3. 촉매 금속을 함유하지 않는 감광성 수지의 제 2 층을 도포하는 단계,
4. 기판과 제 1 층의 일정 부분을 노출시키도록 제 2 층을 조사하고 현상하는 단계, 및
5. 전기화학적으로 금속화하는 단계로 이루어진다.

단계 3, 4 및 5 는 선택적인 보호부를 형성하는 감광성 수지의 제 2 층을 사용하여, 트랙 및 마이크로비어를 형성하는데 사용된다.

이 방법은 다단층 회로 소자를 얻도록 수차례 반복될 수 있다.

발명이 이루고자 하는 기술적 과제

상술한 방법에 따라 얻은 회로 소자는 정확도에 결함이 되는 불량한 평면을 갖는다. 이 결점은 촉매의 활성화 또는 금속화와 같은 다양한 처리과정에 사용되는 용액과 접촉하고 있는 감광성 수지의 확장 현상에 기인한다. 이는 또한 층들의 너무 큰 중첩을 유발할 수도 있다.

본 발명은 더 나은 평탄도를 얻을 수 있는 회로 소자를 제조하는 향상된 방법을 제공한다. 이 방법은, 층들의 중첩 및 마이크로비어의 위치설정의 부정확의 결과로서 명세서상에서 생략된 회로 소자의 양을 감소시킴으로써 더욱 신뢰성이 있게 되는 이점을 갖는다.

발명의 구성 및 작용

이와 같은 목적을 달성하기 위해서, 본 발명은 금속 트랙 및 마이크로비어로 이루어지고, 적어도 일 단을 제조하기 위해,

- a) 표면상에 금속화될 수 있는 부분 및/또는 잠재적으로 금속화될 수 있는 부분을 갖는 기판상에 후속하는 금속화를 유도할 수 있는 화합물을 함유하는 감광성 수지를 절연하는 제 1 층을 형성하는 단계,
- b) 기판의 금속화될 수 있는 부분 및/또는 잠재적으로 금속화될 수 있는 부분을 선택적으로 노출시키도록 제 1 층을 조사하고 현상하는 단계, 및

c) 선택적인 보호부를 형성하는 감광성 수지의 제 2 층을 사용하여, 절연 감광성 수지의 제 1 층의 표면 및 단계 b) 시 노출된 부분상에 금속 트랙 및 마이크로비어를 금속화에 의해 형성하는 단계로 이루어지고,

당해 단을 제조하기 위해, 감광성 수지의 제 2 층을 제거하는 단계를 더 포함하는 다단 배선 회로 소자의 제조방법을 제공한다.

회로 소자는 소정의 부분상에 서로 다른 형태의 금속의 층의 형성 및/또는 층의 증착에 의해 얻어진다. 즉, 절연 금속의 층에 의해 각각 분리되고 지지되는 금속 트랙 및 금속 마이크로비어가 얻어지고 금속 패드도 얻어질 수 있다.

트랙, 마이크로비어 및 패드는 배선 회로를 형성한다.

트랙은 절연 금속의 표면에 위치한 회로 소자부이다. 트랙은 통상 얇은 두께의 라인으로 형성되어 있다.

본 발명에 따른 회로 소자는 수 개의 회로 소자단으로 이루어진다.

각각의 회로 소자단은 절연 금속의 표면에 트랙의 결합에 대응한다. 따라서, 회로 소자단은 절연 금속층에 의해 분리되어, 단 사이에 금속 접속 영역을 갖는다. 2 이상의 단 사이의 금속 접속 영역을 마이크로비어라고 한다. 이러한 구조 및 이러한 용어는 당업자에게 공지되어 있다.

적어도 일 단에서 회로 소자의 제조방법은, 단계 a), b) 및 c) 로 이루어지고, 이 단에서 제 2 층을 제거한다.

본 발명에 따르면, 회로 소자단을 분리하는 절연 금속의 층은 후속하는 금속화를 유도할 수 있는 화합물을 함유하는 절연 감광성 수지로 이루어진다. 이 층을 " 제 1 층" 이라 부른다. 이 층을 통해 단 사이에 금속 접속을 제공하는 마이크로비어는 제 1 층의 부분이 조사되고 현상됨으로써 제거되는 지점에 위치한다. 이것들을 " 포토비어" 라고 종종 부른다.

단계 a) 시, 금속화될 수 있는 부분 및/또는 잠재적으로 금속화될 수 있는 부분을 갖는 기판의 표면에 감광성 수지의 제 1 층을 형성한다.

" 잠재적으로 금속화될 수 있는 표면" 이라는 표현은 직접 전해적 금속화 및/또는 전기화학적 금속화될 수 없고, 적당한 처리를 거친 후에 금속화될 수 있는 부분을 의미한다. 예를 들어, 후속하는 금속화를 유도할 수 있는 화합물을 함유하는 절연, 감광성 또는 비감광성 수지의 표면부일 수도 있다. 특히, 하부단의 제조시 절연 감광성 수지의 제 1 층으로서 작용되는 층부일 수도 있다.

" 금속화될 수 있는 표면부" 라는 표현은 직접 전해적 금속화 및/또는 전기화학적 금속화될 수 있는 표면을 의미한다. 예를 들어, 금속부, 예를 들어, 기판의 표면에 트랙, 패드 또는 마이크로비어일 수도 있다.

감광성 수지의 제 1 층, 및 단계 b) 시 노출된 기판의 부분의 표면에 금속화에 의해 트랙 및 마이크로비어를 형성한다. 단계 b) 시 노출된 부분의 표면에 형성된 금속부는 마이크로비어에 대응한다.

트랙 및 마이크로비어를 형성하기 위해서, 선택적인 보호부가 감광성 수지의 제 2 층을 사용함으로써 얻어진다. 감광성 수지에 의한 선택적인 보호부를 갖는 금속 배선을 형성하는 방법은 당업자에게 공지되어 있다. 특히, 멘션 (mention) 은 패턴형 방법 및 패널형 방법으로 만들어질 수도 있다. 본 발명에 따른 방법에서, 감광성 수지의 제 1 층의 부분상의 금속화는 후속하는 금속화를 유도할 수 있고 금속화에 앞서 적당한 처리에 의해 가능한, 감광성 수지에 함유된 화합물에 의해 만들어질 수 있다.

본 발명에 따르면, 선택적인 보호부를 형성하는데 사용되는 감광성 수지의 층 (감광성 수지의 제 2 층) 이 공정시 제거된다.

층간 회로 소자단에 대해, 감광성 수지의 제 2 층의 제거는 평탄도를 향상시킨다. " 층간 단" 이라는 표현은 최종 단이 아니고 상부층이 형성될 때 하부단으로서 사용되는 단을 의미한다. 일정 부분상에, 후속하는 금속화를 유도할 수 있는 화합물을 함유하는 절연 감광성 수지의 표면에 유용하게 남는다. 상부 회로 소자단을 제조시 또는 마이크로비어의 위치를 설정시 부정확이 있다면, 금속화 및 접착의 형성이 양호한 응착성으로 가능할 수 있고, 감광성 수지의 제 2 층이 제거되지 않으면, 그렇지 않는다.

기판은 본 발명의 방법, 또는 다른 방법에 따라 제조된 하부 회로 소자단일 수도 있다. 기판이 본 발명의 방법에 따라 제조된 하부 회로 소자단이라면, 금속화될 수 있는 부분은 하부단의 회로 소자부이고, 트랙 및/또는 마이크로비어에서, 잠재적으로 금속화될 수 있는 부분은 하부단을 제조할 때 절연 감광성 수지의 제 1 층의 미금속화 부분이다.

기판은 도전성 비어로 가능할 수 있는, 견고하거나 유연한 지지부상에의 일이상의 단을 갖는 인쇄 기판일 수 있다. 지지부에 대해서는, 인쇄 회로 소자의 분야에서 종래 주입하여 형성된 절연 재료 및 화합물 재료일 수도 있다. 멘션은, 예를 들어, 에폭시/유리 섬유 지지부로 만들어질 수도 있다. 유전성 수지가 주입된, 비직포 섬유의 웹 또는 종이로 이루어지는 유전성 재료일 수도 있다. 웹 또는 종이가 있음으로써 열적 확장계수 (TEC; Thermal Expansion Coefficients) 가 양호한 균일성을 갖을 수 있다.

특히, 지지부는 에폭시 수지, 폴리이미드 (polyimide) 수지 또는 이 수지들의 혼합물이 주입된 비직포 아라미드 (상업상의 아로마틱 폴리아미드 (polyamide)) 섬유로 이루어지는 웹이라는 점에서 이점을 갖는다. 더욱 더, 이 아라미드 섬유 (메타 아라미드 섬유, 파라 아라미드 섬유 또는 이러한 섬유들의 혼합이 바람직함) 는 기능화된 폴리아미드이미드 (polyamideimide) (열적으로 교차 결합가능한 화학적 유닛으로 기능화됨) 으로 주입된다. 이 기능화는 유럽 특허 제 0 336 856 호 또는 미국 특허 제 4 927 900 호에 기재된 것과 같은 이중 결합 또는 말이미드 (maleimide) 그룹으로 달성될 수도 있다. 이점이 있게도, 웹은 유전성 수지의 중량의 35 내지 60 %, 바람직하게는 44 내지 55 %, 또한 바람직하게는 40 내지 50 % 로 이루어진다.

예로서, 웹의 두께는 10 과 70 μm 사이에서, 바람직하게는 15 와 50 μm 사이에서, 더욱 바람직하게는 20 과 40 μm 사이에서 변화한다.

통상, 웹의 중량은 10 과 50 g/m^2 사이, 더욱 양호하게는 15 와 40 g/m^2 사이에서 변화한다.

본 발명에 따른 방법으로 얻어진 회로 소자는 일 면 또는 양면상에 제조될 수도 있다.

단계 a) 시, 절연 감광성 수지의 제 1 층을 기판상에 형성한다.

절연 감광성 수지의 제 1 층은 후속하는 금속화를 유도할 수 있는 화합물을 함유한다. 바람직하게는 금속 화합물의 입자로 이루어진다. 금속 산화물은 Cu, Co, Cr, Ni, Pb, Sb 및 Sn 산화물 및 혼합물로부터 선택된다. 특히, 구리 산화물 Cu_2O 가 바람직하다. 감광성 수지는 비활성이고 비도전성인 필러를 함유할 수도 있다.

금속 산화물에 대해서는, 작은 크기의 입자의 형태이고, 입자의 크기는 통상 0.1 과 5 μm 사이에 있다.

감광성 수지는 네거티브 또는 포지티브 감광성 수지로부터 선택된다. 이점이 있게도, 용매의 용액의 형태 및/또는 상호 연결되지 않은 상태 A, 즉, 유체의 형태로 기판 또는 하부 회로 소자단에 도포된다. 수지의 예로서, 멘션이 Vantico 에 의해 판매되는 PROBIMER 범위로 만들어질 수도 있다. 후속하는 금속화를 유도할 수 있는 화합물은 원칙상 층이 형성되기 전에 수지로 도입된다.

수지의 두께는 도전성 재료의 2 개의 층 사이에 충분한 접연이 되도록 된다. 이점이 있게도, 100 μm 미만, 예를 들어 10 과 20 μm 사이, 바람직하게는 20 내지 40 μm 사이이다. 층의 유전율은 5 미만인 것이 이점이 있다.

후속하는 금속화를 유도할 수 있는 화합물은 처리, 예를 들어, 서브층을 형성하는 처리 후의 금속화에 사용된다. 사용될 수 있는 처리를 설명한다.

단계 b) 시, 수지의 제 1 층이 조사되고 현상된다. 포지티브 또는 네거티브의 수지의 특성에 따라, 현상 동작시 제거되는 부분이 조사되거나 조사되지 않는 부분이다.

인접층의 부분을 노출시키기 위한, 감광성 수지의 조사 동작 및 현상 동작은 당업자에게 공지되어 있다. 관련 기술분야에서 공지된 2 개의 기술이 매우 적당하다.

제 1 기술은 소정의 마스크를 사용하여 수지의 층을 조사하는 기술로 이루어진다. 제 2 기술은 감광성 수지의 직접적인 노출을 위한 LDI (Laser Direct Imaging) 기술이다.

제 2 기술은 마스크를 사용하지 않아도 되기 때문에 경제적인 관점에서 유리하다.

제 2 기술에 따르면, 감광성 수지로 코팅된 유전체의 표면을 레이저 빔 주사함으로써, 하나의 픽셀씩 감광성 수지는 선택적으로 조사된다.

수지의 용해화가능한 부분은 포지티브 및 네거티브 감광성 수지를 사용하는 종래의 기술과 동일하게 제거된다.

제 2 기술을 실행하기 위해서, 2 개의 형태의 레이저가 적당하다. 적외선에서 동작하는 레이저 (열적 LDI) 및 330 ~ 370 nm 파장범위에서 동작하는 UV 레이저 (UV- LDI) 이다.

단계 c) 자체는 수 개의 단계로 이루어진다. 서로 다른 순서의 단계에 대응하는, 단계 c) 를 실행하는 수 개의 단계가 있다. 실행의 서로 다른 특정의 방법에 대응하는 3 개의 순서를 설명한다.

단계 c) 시, 감광성 수지의 제 2 층이 사용된다. 유리하게도, 제 2 층은 후속하는 금속화를 유도할 수 있는 화합물을 함유하지 않는다.

제 2 층에 대한 수지는 포지티브 또는 네거티브 감광성 수지로부터 선택될 수도 있다. 레이저는 용매의 용액의 형태 및 /또는 상호 연결되지 않은 상태 A, 즉, 유체의 형태로 도포함으로써 형성될 수도 있다. 수지의 예로써, 멘션이 Vantic o 에 의해 판매되는 PROBIMER 범위로 만들어질 수도 있다.

감광성 수지의 층, 특히 제 1 층은 분말성 미네랄 필러와 같은 적당한 화합물, 다른 비도전성 및 비활성 화합물을 포함할 수도 있다. 예를 들어, 칼슘 카보네이트 입자일 수도 있다. 이러한 필러의 존재는, 특히 제 1 층에서, 형성된 금속층의 부착을 향상하고 고정을 향상할 수도 있다. 필러의 입자 크기는 수지의 도포 과정과 양립할 수 있도록 선택된다.

단계 c) 시, 제 2 층은 제 2 층이 형성되기 전에 제 1 층 및/또는 기판 및/또는 일정 금속층 부분의 일정 부분을 노출시키도록 조사되고 현상된다. 노출된 부분의 특성은 사용되는 특정의 실행 방법에 따라 변화할 수도 있다. 실행 방법을 설명한다. 예를 들어, 제 1 실행 방법의 경우, 제 1 층의 일정 부분 및 기판의 단계 b) 시 노출된 부분이 노출되고, 다른 실행 방법의 경우, 제 1 층의 전체 표면위에 형성된 금속층의 일정 부분이 노출된다. 포지티브 또는 네거티브인 수지의 특성에 따라 현상 동작 동안 제거되는 부분이 조사되거나 조사되지 않는 부분이다.

감광성 수지의 제 2 층의 조사 및 현상이 감광성 수지의 제 1 층에 설명하는 방법을 사용하여 실행될 수도 있다.

제 2 층이 도포되기 전에 또는 제 2 층의 일정 부분이 제거된 후에, 감광성 수지의 제 2 층에 의해 보호되지 않는 표면의 전체 또는 일부위에 금속화에 의해 형성된다. 금속화는 전기화학적으로 (무전해) 및/또는 전해적으로 (전류로 함) 실행될 수도 있다. 후반 공정이 금속이므로 더욱 특히 바람직하다. 또한, 산 매질에서 실행될 수도 있음으로써, 감광성 수지가 팽창하는 것을 방지하여 다양한 조사 및 현상 단계에서 정확한 위치설정을 향상시키고 회로 소자의 신뢰성 및 수명을 향상시킨다. 전해적인 금속화에 대해서, 증가하는 전류와 동작하는 것이 이점이 있다. 금속은 구리인 것이 바람직하다.

전기화학적 (무전해) 금속화는 " Encyclopedia of Polymer Science and Technology, 1968, vol. 8, 658- 61" 에 기재되어 있는 공지의 기술이다.

전해적 (전류로 함) 금속화는 " Encyclopedia of Polymer Science and Technology, 1968, vol. 8, 661- 63" 에 기재되어 있는 공지의 기술이다.

본 발명을 실행하는 특히 바람직한 방법에 따르면, 전기화학적 금속화이든지 전해적 금속화이든지간에, 적어도 5 μm 의 두께, 바람직하게는 10 과 20 μm 사이의 두께를 갖는 금속층을 얻을 때까지 금속화가 계속된다.

단계 c) 는 금속화전에, 금속화될 수 있는 서브층을 형성하는 단계로 이루어진다. 이러한 서브층은 감광성 수지의 제 1 층의 표면, 또는 제 2 층에 의해 다른 부분의 선택적인 보호부를 갖는 제 2 층의 노출된 부분상에 형성된다. 경우에 따라서, 형성된 서브층은 연속이거나 또는 불연속적이고 전해적 금속화에 직접 적당하거나 또는 적당하지 않을 수도 있다. 한편, 전기화학적 금속화에는 항상 적당하다. 이 경우, 금속의 전기화학적 증착이 서브층에 의해 촉진되고, 금속화는 팔라듐 또는 백금을 사용하는 것과 동일하다.

금속화될 수 있는 서브층을 얻기 위한 2 개의 제조방법이 바람직하다.

서브층의 제 1 제조방법에 따르면, 후속하는 금속화를 유도할 수 있는 화합물은 상술한 금속 산화물로부터 선택되고 제 1 층 또는 제 1 층의 노출된 부분을 산화물 입자에 의해 한원될 수 있는 귀금속염 용액에 접촉하도록 함으로써 서브층이 형성된다.

이 단계시, 다른 층이 용액에 접촉되게 할 수도 있다. 후자는 다른 층상에 유용한 동작을 하지 않는다. 또한, 귀금속의 연속적인 서브층은 제 1 층의 노출된 표면상에 형성된다. 서브층의 표면 저항은 10^6 과 $10^3 \Omega/\square$ 사이이다. 바람직하게는 $10^3 \Omega/\square$ 미만이다. 이는 전기화학적 금속화가 바람직하게는 증가하는 전류로 실행되게 한다. 서브층의 부착은 산화물 입자의 농도가 증가함에 따라 향상된다는 것을 지시한다.

바람직한 귀금속염의 용액은 Cl^- , NO_3^- 및 CH_3COO^- 로부터 선택된 반대이온과 Au, Ag, Rh, Pd, Cs, Ir 및 Pt 염용액으로 만들어질 수도 있다. 접촉 방법은 용액에 침지하고, 분사하거나 롤러의 통과에 의해 실행될 수도 있다. 귀금속염의 용액은 통상 산성으로, 0.5 과 3.5 사이의 pH, 바람직하게는 1.5 과 2.5 사이의 pH 이다. pH 는 산을 첨가함으로써 조절될 수도 있다. 또한, 산성 매질의 처리는 수지층의 팽창을 제한하여, 기본 매질에서 발생할 수 있다. 따라서, 우수한 정확도 및 우수한 평탄도가 회로 소자의 제 1 제조 방법을 사용하여 얻을 수 있다. 감광성 수지의 제 1 층이 칼슘 카보네이트 입자들을 함유한다면, 산성 용액, 예를 들어, 아세트산으로 세척한 후 귀금속염의 산성 용액으로 처리할 수도 있다. 이 세척으로 표면의 조도 및 용해되는 표면상에 칼슘 카보네이트 입자들을 증가시킬 수 있음으로써, 금속막의 응착을 향상시킨다.

서브층을 형성하는 제 1 방법에서, 금속 산화물 입자는 바람직하게는 MnO, NiO, Cu₂O 및 SnO 로부터 선택되고 바람직하게는 중량의 2.5 ~ 90 % 의 양, 더욱 바람직하게는 10 내지 30 % 의 양으로 함유되어 있다. 바람직한 금속 산화물은 구리 산화물 Cu₂O 이다. 이점이 있더라도, 용액은 적어도 10⁻⁵ mol/l , 바람직하게는 0.0005 내지 0.005 mol/l 의 귀금속염을 함유한다. 1 μm 미만의 두께를 갖는 귀금속의 연속적인 층이 얻어진다. 얻어진 서브층은 우수한 균일성을 나타냄으로써, 금속화후에 얻어진 접속의 질을 향상시킨다. 이용가능한 염에 의해, 멘션은, AuBr₃ (HAuBr₄), AuCl₃ (HAuCl₄) 또는 Au₂Cl₆, 은 아세테이트, 은 벤조에이트, AgBrO₃, AgClO₄, AgOCN, AgNO₃, Ag₂SO₄, RuCl₄·5H₂O, RhCl₃·H₂O, Rh(NO₃)₂·2H₂O, Rh₂(SO₄)₃·4H₂O, Pd(CH₃COOH)₂, Rh₂(SO₄)₃·12H₂O, Rh₂(SO₄)₃·15H₂O, PdCl₂, PdCl₂·2H₂O, PdSO₄, PdSO₄·2H₂O, Pd(CH₃COO)₂, OsCl₄, OsCl₃, OsCl₃·3H₂O, OsI₄, IrBr₃·4H₂O, IrCl₂, IrCl₄, IrO₂, PtBr₄, H₂PtCl₆·6H₂O, PtCl₄, PtCl₃, Pt(SO₄)₂·4H₂O 및 Pt(COCl₂)Cl₂, 및 NaAuCl₄, (NH₄)₂PdCl₄, (NH₄)₂PdCl₆, K₂PdCl₆ 및 KAuCl₄ 와 같은 대응하는 화합물로 만들어질 수도 있다.

얻어진 서브층은 전해적 금속화에 특히 적합하다. 예를 들어, 증가하는 전류를 갖는 전해적 금속화가 사용될 수도 있다.

제 1 방법의 내용에서 서브층의 형성은 다음과 같은 동작을 특히 포함할 수도 있다.

- 감광성 수지의 제 1 층에 함유되는 금속 산화물 입자의 노출. 이 동작은 바람직하게는 알칼리성 에칭 (예를 들어, 물/알코올 매질의 수산화나트륨 또는 수산화칼륨 용액을 사용함) 에 의해 실행되는 것이 바람직하고, 물론, 가능하다면 초음파로 세척하여, 노출된 산화물 입자를 제거한다.
- 감광성 수지의 제 1 층이 칼슘 카보네이트 필러와 같은 비활성 필러를 함유한다면, 표면은 산성 에칭에 의해 약간 거칠게 만들어진다. 이 동작은 금속 서브층의 형성의 동작으로부터 분리되는 것이 바람직하다.
- 귀금속염의 산성 수용액과 접촉함으로써 귀금속의 연속적인 금속 서브층을 형성한다. 귀금속이 산화 환원 반응의 계속에 대한 배리어로서 작용하기 때문에 얻어진 서브층은 통상 단원자성 층이다. 그 층은 금속 산화물 입자들의 일부가 용해에 의해 이온들을 방출함에 따라 연속적이다. 이 이온들은 귀금속염과 물 매질에서 반응하고, 증착되는 금속을 환원시킴으로써, 내부 입자 공간을 채운다. 수성 귀금속염 매질을 더욱 한정할 수록, 반응은 더욱더 효과적이고 경제적이다. 이와 같은 이유로, 박층에 반응을 실행, 즉, 귀금속염을 함유하는 용액에 침지하고, 그 후 신속하게 제거하는 것이 바람직하다. 물체와 동반하는 수성 용액층에서 반응이 발생한다.

서브층의 제 2 제조방법에 따르면, 후속하는 금속화를 유도할 수 있는 화합물은 상술한 금속 산화물로부터 선택되고 서브층은 제 1 층 또는 제 1 층의 노출된 부분을 산화물 입자를 환원시킬 수 있는 환원제에 접촉하게 함으로써 형성된다.

이 단계 동안, 다른 층이 환원제에 접촉하게 될 수도 있지만, 이는 유용한 작용을 하지 않는다. 즉, 환원되고 도전성의 형태의 서브층이 금속 산화물로부터 제 1 층의 표면에 형성된다.

서브층을 형성하는 제 2 방법의 내용에서, 바람직한 금속 산화물은 구리 산화물 Cu₂O 이다. 이 방법에 따르면, 제 1 층은 금속 산화물의 중량의 10 내지 90 %, 바람직하게는 25 내지 90 % 를 함유한다. 대체적인 형태에서, 10 % 미만의 구리 산화물을 함유한다. 경우에 따라서, 형성된 서브층은 연속적이거나 불연속적이고, 0.01 과 10⁶ Ω/□ 사이의 표면 저항을 갖는다.

서브층에서 달성할 수 있는 표면 저항은 감광성 수지의 제 1 층에 따라 변화한다. 서브층의 응축은 산화물 입자의 농도가 높을수록 더욱 향상된다.

감광성 수지의 제 1 층이 금속 산화물의 중량의 10 내지 90 %, 일 이상의 비활성 및 비도전성 필러의 중량의 0 내지 50 %, 폴리머 수지의 중량의 10 내지 90 % 로 이루어질 때, 0.01 내지 10³ Ω/□ 의 표면 저항을 얻을 때까지 환원이 지속되는 것이 바람직하다. 통상, 연속적인 서브층이 얻어진다. 연속성 및 표면 저항은 서브층상의 직접적인 전해적 금속화를 사용하게 할 수 있다. 예를 들어, 증가되는 전류를 갖는 전해적 금속화가 사용될 수도 있다.

감광성 수지의 제 1 층이 금속 산화물의 중량의 적어도 10 %, 일 이상의 비활성 및 비도전성 필러의 중량의 0 내지 50 %, 폴리머 수지의 중량의 50 내지 90 % 로 이루어질 때, $10^{-6} \Omega/\square$ 이상의 표면 저항을 얻을 때까지 환원이 지속되는 것이 바람직하다. 이 경우, 서브층은 불연속적일 수도 있다.

연속적이거나 불연속적인 서브층은 단계 g) 시 제조된 후속하는 금속 증착의 촉매작용을 하게 하고, 완전히 양립할 수 있다.

구체적으로 설명하면, 이 단계는 후속하는 금속 증착의 증착을 향상시키게 하고, 금속화된 비어내의 도전체의 균열을 방지할 수 있다.

제 2 방법의 내용에서 서브층의 형성은 특히 다음과 같은 단계를 포함한다.

- 감광성 수지의 제 1 층에 함유된 금속 산화물 입자의 노출. 이 동작은 바람직하게는 알칼리성 에칭 (예를 들어, 물/알코올 매질의 수산화나트륨 또는 수산화칼륨을 사용함) 후, 물로 세척, 가능하다면 초음파 세척을 하여, 노출된 산화물 입자를 제거한다.
- 감광성 수지의 제 1 층이 칼슘 카보네이트 필러와 같은 비활성 필러를 함유한다면, 표면은 산성 에칭에 의해 약간 거칠게 만들어진다. 이 동작은 금속 서브층의 형성의 동작으로부터 분리되는 것이 바람직하다.
- 환원제를 함유하는 수용액과 접촉함으로써 금속 서브층의 형성. 서브층은, 상술한 방법과 유사하게 환원제를 함유하는 수용액에 침지하고, 중간을 제거함으로써, 바람직하게는 박층으로 형성된다.

금속 산화물이 구리 산화물일 때, 구리의 일부가 CuH 상태로 환원되고, 이 상태에서 구리는 서브층의 형성에 대한 촉매로서 작용한다. 초과 CuH 가 있다면, 실내 온도에서 수소를 외부로 발산하면서 천천히 구리 금속으로 변환된다. 과도 상태의 수소는 자세히 설명하지 않고 금속층의 형성에 있어서 간단히 언급한다.

환원을 실행시키기 위해서, 당업자는 금속 산화물을 산화 상태 0 의 금속으로 환원시킬 수 있는 환원제들중 하나를 선택할 수도 있다.

이 단계 동안 원하는 저항값을 얻는 것은, 한편으로는, 유전체를 형성하는 폴리머결합에 함유된 금속 산화물의 비율 및 특성에 따라, 다른 한편으로는, 실행되는 환원의 정도, 특히 사용되는 환원제의 형태 및 이전의 스트리핑 단계에 따라 다르다.

증착된 금속층의 특성은 사용되는 환원제의 형태 및 환원되는 금속 산화물의 특성에 따라 다르다. 본 발명을 실행하는 바람직한 방법에 따르면, 환원제는 수소화붕소이다.

금속 산화물이 구리 산화물일 때, 수소화붕소의 작용을 더욱 상세하게 설명한다.

Cu_2O 는 수소화붕소의 작용으로 금속성 구리로 환원된다.

이러한 형태의 환원제를 사용하여, 유전체의 표면에 형성된 층은 연속적이거나 불연속적인 구리 금속층이다.

사용가능한 수소화붕소는 대체적인 수소화붕소 및 부대체적인 수소화붕소를 포함한다. 수소화붕소 이온의 3 개의 수소 원자가 예를 들어 알킬기, 아릴기 및 알콕시기와 같은 환원 상태에서 비활성인 대체적인 수소화붕소로 대체되는 대체적인 수소화붕소가 사용될 수도 있다. 적당한 화합물의 전형적인 예는 수소화붕소나트륨, 수소화붕소칼륨, 디에틸수소화붕소나트륨 및 쓰리페닐수소화붕소칼륨이다.

환원 처리는 유전체 표면을 물 또는 물과 예를 들어 낮은 알리패틱 알코올과 같은 비활성 극성 용매의 혼합물의 수소화붕소 용액과 접촉하게 할 수 있다.

순수 수소화붕소 용액이 바람직하다. 이 용액들의 농도는 넓은 리믹스에 대해 다양할 수도 있고 바람직하게는 0.05 과 1 % 사이 (용액의 수소화붕소의 활성 수소의 중량에 대해) 이다. 환원 처리는 고온에서 실행될 수도 있다. 그런데, 예를 들어 15 과 30 °C 사이의 실내 온도와 가까운 온도에서 하는 것이 바람직하다. 반응의 실행에 관해서는, 환원시 매질의 pH 를 증가시키는 효과를 갖는 $B(OH)_3$ 및 OH^- 이온을 유발한다. 그런데, 예를 들어 13 이상의 높은 pH 값에서, 환원율이 감소되어 소정의 환원율을 갖도록 버퍼링된 매질에서 동작되는 것이 바람직하다.

처리 시간을 주로 변화시킴으로써, 환원의 정도를 쉽게 조절할 수 있다. 원하는 값에 대응하는 표면 저항을 얻기 위해서, 요구되는 처리 시간이 통상 매우 짧고, 유전체에 포함된 산화물의 양에 따라서, 약 1 분 내지 약 15 분 사이이다. 소정의 처리 시간에 대해서, 예를 들어 붕산, 옥살산, 구연산, 주석산, 또는 염화코발트(II), 염화니켈(II), 염화망간(II) 및 염화구리(II) 와 같은 염화 금속과 같은 매질로 다양한 활성제를 첨가함으로써 환원율을 변화시킬 수 있다.

환원의 정도를 제어할 수 있도록 사용되는 수소화붕소의 양을 변화시킬 수 있다. 바람직한 동작 방법은 상대적으로 점성인 수소화붕소 용액으로 환원되는 기판을 침지하는 단계, 및 공기중에서 발생하는 환원 동작을 위해서 기판을 후퇴시키는 단계로 이루어진다. 소비되는 수소화붕소 이온 BH_4^- 의 양은 점성에 따라 다르다. 따라서, BH_4^- 는 환원되는 표면상의 박층에서 반응한다. 또한, 초기 세척을 오염화시키거나 불안정하게 하지 않는 이점을 갖는다.

수소화붕소에 의한 환원의 정확하고 간결한 조건은 유럽 특허 제 82 094 호에 기재되어 있다. 그런데, 본 발명의 내용에서, 유전체의 표면 부분만이 환원되어야 한다.

서브층상의 금속화는 상술한 방법으로 만들어진다.

회로 소자단의 제조시, 감광성 수지의 층이 제거된다. 이 동작은 실행 방법에 따라 다양하게 실행될 수도 있다. 제거는 용해 또는 스트리핑에 의해 실행될 수도 있다. 감광성 수지의 층을 완전히 제거하는 기술은 공지되어 있다.

감광성 수지의 제 2 층이 처리의 향상된 상태에 있지 않다면 제거는 더 쉽다. 바람직하게는, 제거시 A 상태에 있다.

절연 감광성 수지의 제 1 층을, 예를 들어, B 상태인 경화의 향상된 단계에 위치시키도록 의도된 처리 단계를 포함할 수도 있다. 예를 들어, 처리는 경화 동작으로 이루어진다. 감광성 수지의 제 2 층이 제거된 후 실행되는 것이 바람직하다. 처리는 회로 소자에 더 큰 안정성, 특히 더 큰 크기상 안정성을 제공하고, 조사 및 방사의 위치 정확성이 향상되게 한다. 또한, 다양한 처리시 사용되는 용액에 접촉하는 수지의 확장 현상을 제한한다.

방법은 고집적도를 갖는 인쇄 회로 소자 및 다단 모듈의 생산에 특히 적당하다.

또한, 본 발명의 자세한 설명 및 이점은 특정의 실행 방법에서 더욱 분명해진다. 구체적으로 설명하면, 3 개의 실행 방법이 제공되고, 방법의 다양한 단계에서 본 발명에 따른 방법에 의해 제조된 회로 소자의 개략 단면도를 나타내는 도에 의해 설명된다.

제 1 실행 방법에 따르면, 이 방법은,

a1) 금속화될 수 있는 부분 (102) 및/또는 잠재적으로 금속화될 수 있는 부분을 갖는 기판 (101) 상에, Cu, Co, Cr, Ni, Pb, Sb 및 Sn 산화물 및 이들의 혼합물중에서 선택된 산화물인 금속 산화물 입자, 및 적당한 일 이상의 다른 비도전성 및 비활성 필러를 함유하는 절연 감광성 수지의 제 1 층 (103) 을 형성하는 단계,

b1) 기판의 금속화될 수 있거나 잠재적으로 금속화될 수 있는 부분을 선택적으로 노출시키도록 제 1 층을 조사하고 현상하는 단계,

c1) 제 1 층, 및 기판의 노출된 부분상에, 선택적인 보호부를 형성하기 위해 의도된, 금속 산화물 입자를 함유하지 않는 제 2 층 (105) 을 형성하는 단계,

d1) 제 1 층의 일정 부분 및 기판의 일정 부분을 선택적으로 노출시키도록 제 2 층을 조사하고 현상하는 단계,

e1) 금속 산화물 입자에 의해 환원될 수 있는 귀금속의 용액으로 접촉하도록 하거나, 금속 산화물 입자를 환원시킬 수 있는 환원제로 접촉하도록 하게 함으로써, 금속화될 수 있는 서브층 (107) 을 형성하는 단계,

f1) 제 1 층 및 기판의 노출된 부분상에 금속층 (108) 을 증착시키도록 전기화학적 금속화 및/또는 전해적 금속화하는 단계, 및

g1) 감광성 수지의 제 2 층을 제거하는 단계로 이루어진다.

제 1 실행 방법은 패턴형 방법에 따른 금속화에 대응한다.

제 1 실행 방법에 대해서, 감광성 수지의 제 2 층이 단계 g1) 시 제거된다. 단계 a1) 및 b1) 는 단계 a) 및 b) 와 일치한다. 후속하는 금속화를 유도할 수 있는 절연 감광성 수지의 제 1 층의 화합물은 Cu, Co, Cr, Ni, Pb 및 Sn 산화물로 부터 선택된 금속 산화물이다. 트랙 및 마이크로비어를 형성하는 단계 c) 는 단계 c1), d1), e1), f1) 및 g1) 로 이루어지는 일련의 단계이다.

각각의 단계를 실행하는 방법은 설명하였다. 제 1 실행 방법에 따른 제조시, 포토비어 (104), 즉, 금속화될 수 있는 부분 (102) 및/또는 잠재적으로 금속화될 수 있는 부분내로 도입되는 절연 감광성 수지의 비어가 단계 b1) 시 형성된다. 단계 d1) 시, 금속화될 수 있는 부분 (102) 을 노출시키도록 선택적인 보호부가 포토비어 (104) 의 영역의 비어 (106) 를 만들고, 감광성 수지의 제 1 층의 부분의 영역내의 비어 (107) 를 만듦으로써 얻어진다.

단계 e1) 시, 금속화될 수 있는 서브층 (107) 은 2 개의 방법중의 일 방법, 바람직하게는 제 1 방법에 따라 산성 매질의 귀금속염의 도움으로 형성된다. 단계 f1) 시, 금속화는 바람직하게는 전해적으로 만들어진다. 특히 트랙 및 마이크로비어를 형성하는 금속 배선 (109) 이 얻어진다. 단계 g1) 시, 감광성 수지의 제 2 층이 제거된다. 얻어진 회로 소자의 표면은

- 감광성 수지의 제 1 층 (113),
- 기판과 접촉하지 않은 제 1 층의 표면상의 트랙 (111) 의 부분,
- 기판과 접촉하고 있는 마이크로비어 (110), 및
- 마이크로비어와 접촉하고 있는 제 1 층의 표면상의 트랙 (112) 의 부분을 포함한다.

제 2 실행 방법에 따르면, 이 방법은,

a2) 금속화될 수 있는 부분 (202) 및/또는 잠재적으로 금속화될 수 있는 부분을 갖는 기판 (201) 상에, Cu, Co, Cr, Ni, Pb, Sb 및 Sn 산화물 및 이들의 혼합물중에서 선택된 산화물인 금속 산화물 입자, 및 적당한 일 이상의 다른 비도전성 및 비활성 필러를 함유하는 절연 감광성 수지의 제 1 층 (203) 을 형성하는 단계.

b2) 기판의 금속화될 수 있는 부분 및/또는 잠재적으로 금속화될 수 있는 부분으 선택적으로 노출시키도록 제 1 층을 조사하고 현상하는 단계,

c2) 금속 산화물 입자에 의해 환원가능한 귀금속염의 용액에 접촉하게 하거나, 금속 산화물 입자를 환원시킬 수 있는 환원제에 접촉하게 함으로써, 감광성 수지의 제 1 층 및 기판의 노출된 부분의 표면상에 금속화될 수 있는 서브층 (205) 을 형성하는 단계,

d2) 제 1 층 및 기판의 노출된 부분상에 금속층 (206) 을 증착시키도록 전기화학적 금속화 및/또는 전해적 금속화하는 단계,

e2) 금속화된 표면상에 감광성 수지의 제 2 층 (207) 을 형성하는 단계,

f2) 금속층의 일정 부분을 선택적으로 노출시키도록 제 2 층을 조사하고 현상하는 단계,

g2) 단계 f2) 시 노출된 부분의 영역으로부터 금속층을 제거하는 단계, 및

h2) 감광성 수지의 제 2 층을 제거하는 단계로 이루어진다.

제 2 실행 방법은 패넬형 방법에 따라 금속화에 일치한다.

제 2 실행 방법에 대해서는, 감광성 수지의 제 2 층이 단계 h2) 시 제거된다. 단계 a2) 및 b2) 는 단계 a) 및 b) 와 일치한다. 후속하는 금속화를 유도할 수 있는 절연 감광성 수지의 제 1 층의 화합물은 Cu, Co, Cr, Ni, Pb 및 Sn 산화물로부터 선택된 금속 산화물이다. 트랙 및 마이크로비어를 형성하는 단계 c) 는 c2), d2), e2), f2), g2) 및 h2) 로 이루어지는 연속적인 단계이다.

각각의 단계의 실행 방법은 상세하게 설명하였다. 제 2 실행 방법에 따른 공정시, 포토비어 (204), 즉, 금속화될 수 있는 부분 (202) 및/또는 잠재적으로 금속화될 수 있는 부분으로 도입되는 절연 감광성 수지의 비어를 단계 b2) 시 형성한다. 단계 c2) 시, 2 개의 방법중 일 방법, 바람직하게는 제 1 방법에 따라, 산성 매질의 귀금속염의 도움으로, 제 1 층의 전체 사용가능한 표면위에 금속화될 수 있는 층 (205) 을 형성한다. 단계 d2) 시, 금속화는 전체 사용가능한 표면위에 연속적인 금속층 (206) 을 얻기 위해서 금속화를 실행한다. 바람직하게는 산성 매질에서 전해적으로 금속화를 실행한다. 단계 f2) 시, 제 2 층의 비어 (208) 를 만듦으로써 선택적인 보호부를 얻어, 감광성 수지의 제 2 층이 금속층의 표면상에 위치에 잔류하게 한다. 비어 (204) 의 영역의 제 2 층 (209) 의 보호부, 및 제 1 층에 비어가 없는 부분 위의 제 2 층 (210) 의 보호부가 잔류한다.

단계 g2) 시, 단계 f2) 시 노출된, 금속층의 부분을 제거한다. 공지의 방법을 사용하여, 에칭하거나 용해시킴으로써 이 제거를 실행할 수 있다. 통상, 제거되는 부분은 금속화전의 단계 b2) 시 노출된 부분과 접촉하고 있지 않은 금속층의 부분이다. 바람직하게는, 산성 매질에서, 에칭함으로써 제거를 실행한다.

감광성 수지의 제 2 층을 단계 h2) 시 제거한 후, 얻어진 회로 소자의 표면은,

- 감광성 수지의 제 1 층 (214),
- 기판과 접촉하고 있지 않은 제 1 층의 표면상의 트랙 (212) 의 부분,
- 기판과 접촉하고 있는 마이크로비어 (211), 및
- 마이크로비어와 접촉하고 있는 제 1 층의 표면상의 트랙의 부분 (213) 으로 이루어진다.

제 3 실행 방법에 따르면, 이 방법은,

a3) 금속화될 수 있는 부분 (302) 및/또는 잠재적으로 금속화될 수 있는 부분을 갖는 기판상에 Cu, Co, Cr, Ni, Pb, Sb 및 Sn 산화물 및 이들의 혼합물중에서 선택된 산화물인 금속 산화물 입자, 및 적당한 일 이상의 다른 비도전성이고 비활성인 필러를 함유하는 절연 감광성 수지의 제 1 층 (303) 을 형성하는 단계,

b3) 금속화될 수 있는 부분 및/또는 잠재적으로 금속화될 수 있는 부분을 선택적으로 노출시키도록 제 1 층을 조사하고 현상하는 단계,

c3) 금속 산화물 입자에 의해 환원될 수 있는 귀금속염의 용액과 접촉하게 하거나, 금속 산화물 입자를 환원시킬 수 있는 환원제와 접촉하게 함으로써, 감광성 수지의 제 1 층 및 기판의 노출된 부분의 표면상에 금속화될 수 있는 서브층 (305) 을 형성하는 단계,

d3) 제 1 층 및 기판의 노출된 부분상에 금속층 (306) 을 증착시키도록 궁극적으로는 전기화학적 금속화 및/또는 전해적 금속화하는 단계,

e3) 금속화된 표면상에 금속 산화물 입자를 함유하지 않는 감광성 수지의 제 2 층 (307) 을 형성하는 단계,

f3) 금속층의 일정 부분을 선택적으로 노출시키도록 제 2 층을 조사하고 현상하는 단계,

g3) 단계 f3) 시 노출된 부분의 영역의 금속화에 의해 금속층을 강화하는 단계,

h3) 일정 부분이 강화된 금속층을 노출시키도록 감광성 수지의 제 2 층을 제거하는 단계, 및

i3) 강화되지 않은 부분상의 층 전체를 제거시키도록 금속층을 제거하는 단계로 이루어진다.

제 3 실행 방법은 패터닝된 강화로 패널형 공정에 따른 금속화에 일치한다.

제 3 실행 방법의 경우, 감광성 수지의 제 2 층을 단계 h3) 시 제거한다. 단계 a3) 및 b3) 는 단계 a) 및 b) 와 일치한다. 후속하는 금속화를 유도할 수 있는 감광성 수지의 제 1 층의 화합물은 Cu, Co, Cr, Ni, Pb 및 Sn 산화물 및 이들의 혼합물로부터 선택된 금속 산화물이다. 트랙 및 마이크로비어를 형성하는 단계 c) 는 단계 c3), d3), e3), f3), g3), h3) 및 i3) 로 이루어지는 연속적인 단계이다.

각각의 단계를 실행하는 방법은 상세히 설명하였다. 제 3 실행 방법에 따른 공정시, 포토비어 (304), 즉, 금속화될 수 있는 부분 또는 잠재적으로 금속화될 수 있는 부분 (302) 에 스머드는 절연 감광성 수지의 비어를 단계 b3) 시 형성한다. 단계 c3) 시, 2 개의 방법중 일 방법, 바람직하게는 제 1 방법으로, 산성 매질의 귀금속염의 도움으로, 금속화될 수 있는 서브층 (305) 을 제 1 층의 전체 사용가능한 부분 위에 형성한다. 단계 d3) 시, 전체 사용가능한 표면 위에 연속적인 금속층 (306) 을 얻기 위해서 금속화를 실행할 수도 있다. 단계 f3) 에 의해, 포토비어 (304) 의 영역의 금속층을 노출시키도록 비어 (308) 를 만듦으로써 선택적인 보호부를 얻고, 포토비어가 없는 제 1 층의 부분의 영역에서의 금속층을 노출시키도록 비어 (309) 를 얻는다.

단계 g3) 시, 단계 f3) 시 노출된 금속층의 부분, 즉, 비어 (308 및 309) 의 영역을 강화한다. 강화부 (310) 는, 예를 들어 금속층과 동일한 특성을 갖는, 용이하게 에칭할 수 있는 단일 금속막으로 이루어질 수도 있고, 바람직하게는 전해적 금속화에 의해 얻어진다. 강화부상의 금속층의 두께는 미강화부상의 금속층의 두께보다 크다. 강화부는 금과 같이 용이하게 에칭할 수 없는 금속 재료로 이루어질 수도 있다.

감광성 수지의 층을 단계 h3) 시 제거한 후, 미강화부상의 금속층 전체를 제거시키고 강화부상의 금속막을 잔류시키도록 단계 i3) 시 에칭한다. 예를 들어, 서로 다른 에칭에 의해 실행한다. 예를 들어, 산성 매질에서 에칭을 실행한다.

얻어진 회로 소자의 표면은,

- 감광성 수지의 제 1 층 (314),
- 기판과 접촉하고 있지 않는 제 1 층의 표면상에 트랙 (312) 의 부분,
- 기판과 접촉하고 있는 마이크로비어 (311), 및
- 마이크로비어와 접촉하고 있는 제 1 층의 표면상의 트랙 (313) 의 부분으로 이루어진다.

얻어진 회로 소자단은 일련의 유사한 단계에 따라 얻어진 다른 회로 소자단을 지지할 수도 있다. 제 2 회로 소자단의 일 실시예는 도 4a 내지 도 4c 를 참조하여 설명한다.

이 실시예에서, 제 1 실행 방법과 유사한 공정에 따라 동작을 실행한다.

단계 a4) 시, 이전의 회로 소자단 (소위 하부단이라고 함) 의 금속 산화물 입자를 함유하는 절연 감광성 수지의 층 (401) 을 갖고 트랙 및 마이크로비어 (402 및 403) 를 갖는, 상술한 시행 방법중 일 방법으로 얻어진 회로 소자단의 표면에 감광성 수지의 제 1 층을 형성한다.

단계 b4) 시, 하부단의 제 1 층의 부분으로 이루어지는 잠재적으로 금속화될 수 있는 부분 (405) 에서 (하부단의 제 2 층은 제거되었음), 트랙 또는 마이크로비어 부분 (402 및 403) 에 도입되는 포토비어를 형성하도록 수지의 제 1 층을 조사하고 현상한다.

단계 c4) 및 d4) 시, 선택적인 보호부를 형성하도록 감광성 수지의 제 2 층을 증착하고, 조사하고, 노출시킨다.

단계 e4) 시, 금속화될 수 있는 서브층을 상술한 바와 같이 형성한다. 또한, 제 1 층의 미보호부 표면 및 잠재적으로 금속화될 수 있는 표면 (405) 상에 서브층을 형성한다.

단계 f4) 시, 금속화를 실행한다. 트랙 및 마이크로비어 (410, 411 및 412) 를 형성한다.

단계 g4) 시, 감광성 수지의 제 2 층을 제거한다.

발명의 효과

본 발명에 따라 더 나은 평탄도를 얻을 수 있는 회로 소자를 제조할 수 있다. 또한, 유전체 기판에 금속층을 확실하게 부착할 수 있고, 층의 연속적인 적층에 기인한 부정확을 감소시킨다. 또한, 본 발명의 방법은 적은 수의 단계를 포함하므로 경제적으로 이점이 있다.

(57) 청구의 범위

청구항 1.

금속 트랙 및 마이크로비어로 이루어지는 다단 배선 회로 소자의 제조방법으로서,

적어도 일 단을 제조하기 위해,

- a) 표면에 금속화될 수 있는 부분 및/또는 잠재적으로 금속화될 수 있는 부분을 갖는 기판상에 후속하는 금속화를 유도할 수 있는 화합물을 함유하는 절연 감광성수지의 제 1 층을 형성하는 단계;
- b) 상기 기판의 상기 금속화될 수 있는 부분 및/또는 상기 잠재적으로 금속화될 수 있는 부분을 선택적으로 노출시키도록 조사하고 현상하는 단계; 및
- c) 선택적인 보호부를 형성하는 감광성 수지의 제 2 층을 사용하여, 상기 절연 감광성 수지의 제 1 층 및 단계 b) 시 노출된 부분의 표면에 상기 금속 트랙 및 상기 마이크로비어를 금속화에 의해 형성하는 단계로 이루어지고,

상기 일 단을 제조하기 위해, 감광성 수지의 제 2 층을 제거하는 단계를 더 포함하는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 2.

제 1 항에 있어서,

상기 기판은 하부 회로 소자단이고, 상기 금속화될 수 있는 부분은 상기 금속 트랙 또는 상기 마이크로비어이고, 상기 잠재적으로 금속화될 수 있는 부분은 상기 절연 감광성 수지의 제 1 층을 갖는 금속화되지 않은 부분인 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 감광성 수지의 제 2 층이 후속하는 금속화를 유도할 수 있는 화합물을 함유하지 않는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 4.

제 1 항 내지 제 3 항중 어느 한항에 있어서,

후속하는 금속화를 유도할 수 있는 화합물은 Cu, Co, Cr, Ni, Pb, Sb 및 Sn 산화물 및 이들의 혼합물중에서 선택된 금속 산화물의 입자로 이루어지는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 5.

제 1 항 내지 제 4 항중 어느 한 항에 있어서,

상기 감광성 수지의 제 1 층은 비활성이고 비도전성인 필러를 함유하는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 6.

제 1 항 내지 제 5 항중 어느 한 항에 있어서,

금속화될 수 있는 서브층상에 상기 금속화를 실행하고, 상기 감광성 수지의 제 1 층의 표면 또는 감광성 수지의 제 1 층의 노출된 부분의 표면의 형성전에 형성된 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 7.

제 6 항에 있어서,

상기 후속하는 금속화를 유도할 수 있는 화합물은 상기 Cu, Co, Cr, Ni, Pb, Sb 및 Sn 산화물 및 이들의 혼합물중에서 선택된 금속 산화물의 입자로 이루어지고, 산화물 입자에 의해 환원될 수 있는 귀금속염 용액과 접촉하고 있는 상기 감광성 수지의 제 1 층 또는 상기 감광성 수지의 제 1 층의 부분에 의해 서브층을 형성하는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 8.

제 7 항에 있어서,

상기 귀금속염 용액은 산성 용액인 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 9.

제 6 항 또는 제 7 항에 있어서,

상기 귀금속염 용액은 Cl^- , NO_3^- 및 CH_3COO^- 로부터 선택된 반대이온과 Au, Ag, Rh, Pd, Os, Ir 및 Pt 염중에서 선택되는 것으로 이루어지는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 10.

제 6 항에 있어서,

상기 후속하는 금속화를 유도할 수 있는 화합물은 상기 Cu, Co, Cr, Ni, Pb, Sb 및 Sn 산화물 및 혼합물중에서 선택된 금속 산화물의 입자로 이루어지고, 산화물 입자를 환원시킬 수 있는 환원제와 접촉하는 감광성 수지의 제 1 층 또는 감광성 수지의 제 1 층의 부분에 의해 형성하는 것을 특징으로 다단 배선 회로 소자의 제조방법.

청구항 11.

제 6 항 내지 제 10 항중 어느 한 항에 있어서,

금속화될 수 있는 서브층을 형성하기 전에 감광성 수지의 제 1 층을 노출시키는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 12.

제 1 항 내지 제 11 항중 어느 한 항에 있어서,

상기 금속화는 전기화학적 및/또는 전기분해적으로 실행되는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 13.

제 1 항 내지 제 12 항중 어느 한 항에 있어서,

상기 금속화는 산성 매질에서 전기분해적으로 실행되는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 14.

제 7 항 내지 제 13 항중 어느 한 항에 있어서,

c1) 상기 감광성 수지의 제 1 층 및 상기 기판의 노출된 부분상에, 선택적인 보호부를 형성하기 위해, 상기 후속하는 금속화를 유도할 수 있는 화합물을 함유하지 않는 상기 감광성 수지의 제 2 층을 형성하는 단계;

d1) 상기 감광성 수지의 제 1 층의 일정 부분 및 기판의 일정 부분을 선택적으로 노출시키도록 상기 감광성 수지의 제 2 층을 조사하고 현상하는 단계;

e1) 금속 산화물 입자에 의해 환원될 수 있는 귀금속염의 용액에 접촉하게 함으로써, 또는 금속 산화물 입자를 환원시킬 수 있는 환원제와 접촉하게 함으로써, 금속화될 수 있는 서브층을 형성하는 단계;

f1) 상기 감광성 수지의 제 1 층 및 상기 기판의 노출된 부분상에 금속층을 증착하도록 전기화학적 금속화 또는 전해적 금속화하는 단계;

g1) 상기 감광성 수지의 제 2 층을 제거하는 단계로 이루어지는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 15.

제 7 항 내지 제 13 항중 어느 한 항에 있어서,

c2) 금속 산화물 입자에 의해 환원될 수 있는 귀금속염의 용액과 접촉하게 함으로써, 또는 상기 금속 산화물 입자를 환원시킬 수 있는 환원제와 접촉하게 함으로써, 상기 감광성 수지의 제 1 층 및 상기 기판의 노출된 부분의 표면에 금속화될 수 있는 서브층을 형성하는 단계;

d2) 상기 감광성 수지의 제 1 층 및 상기 기판의 노출된 표면에 금속층을 증착시키도록 전기화학적 금속화 및/또는 전해적 금속화하는 단계;

e2) 선택적인 보호부를 형성하기 위해 감광성 수지의 제 2 층을 금속화된 표면에 형성하는 단계;

f2) 상기 금속층의 일정 부분을 선택적으로 노출시키도록 상기 감광성 수지의 제 2 층을 조사하고 현상하는 단계;

g2) 단계 f2) 시 노출된 부분으로부터 상기 금속층을 제거하는 단계; 및

h2) 상기 감광성 수지의 제 2 층을 제거하는 단계로 이루어지는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 16.

제 7 항 내지 제 13 항중 어느 한 항에 있어서,

c3) 금속 산화물 입자에 의해 환원될 수 있는 귀금속염의 용액과 접촉하게 함으로써, 또는 상기 금속 산화물 입자를 환원시킬 수 있는 환원제와 접촉하게 함으로써, 상기 감광성 수지의 제 1 층 및 상기 기판의 노출된 부분의 표면에 금속화될 수 있는 서브층을 형성하는 단계;

d3) 상기 감광성 수지의 제 1 층 및 상기 기판의 노출된 부분상에 금속층을 증착하도록 궁극적으로는 전기화학적 금속화 및/또는 전해적 금속화하는 단계;

e3) 선택적인 보호부를 형성하기 위해, 후속하는 금속화를 유도할 수 있는 화합물을 함유하는 감광성 수지의 제 2 층을 금속화된 표면에 형성하는 단계;

f3) 상기 금속층의 일정 부분을 선택적으로 노출시키도록 상기 감광성 수지의 제 2 층을 조사하고 현상하는 단계;

g3) 단계 f3) 시 노출된 부분의 영역에서 금속화에 의해 상기 금속층을 강화하는 단계;

h3) 일정 부분에서 강화된 상기 금속층을 노출시키도록 상기 감광성 수지의 제 2 층을 제거하는 단계; 및

i3) 강화되지 않은 부분상의 층 전체를 제거시키도록 상기 금속층을 에칭하는 단계로 이루어지는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 17.

제 1 항 내지 제 16 항중 어느 한 항에 있어서,

B 상태 수지를 얻도록 상기 감광성 수지의 제 1 층을 처리하는 단계를 포함하는 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 18.

제 17 항에 있어서,

처리 단계는 상기 감광성 수지의 제 2 층이 제거된 후에 실행되는 경화 단계인 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

청구항 19.

제 1 항 내지 제 18 항중 어느 한 항에 있어서,

상기 기판은 표면상의 트랙으로 이루어지는 견고한 배선 회로인 것을 특징으로 하는 다단 배선 회로 소자의 제조방법.

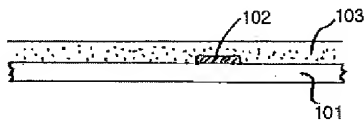
청구항 20.

고집적도를 갖는 배선 회로 및 다층 모듈을 만들기 위해 제 1 항 내지 제 19 항중 어느 한 항에 따른 다단 배선 회로 소자의 제조방법의 사용.

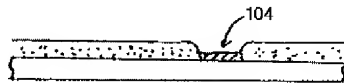
청구항 21.

제 1 항 내지 제 19 항중 어느 한 항에 따른 다단 배선 회로 소자의 제조방법에 의해 얻어질 수 있는 트랙 및 마이크로 비어로 이루어지는 것을 특징으로 하는 다단 배선 회로 소자.

도면 1a



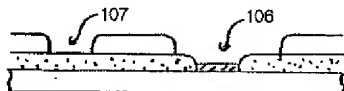
도면 1b



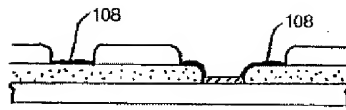
도면 1c



도면 1d



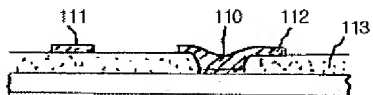
도면 1e



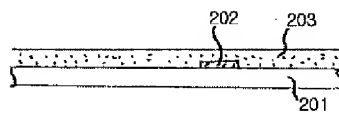
도면 1f



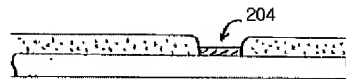
도면 1g



도면 2a



도면 2b



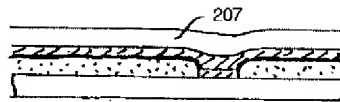
도면 2c



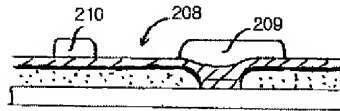
도면 2d



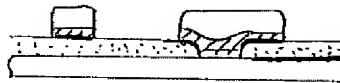
도면 2e



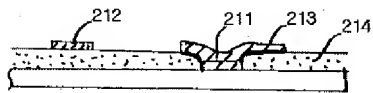
도면 2f



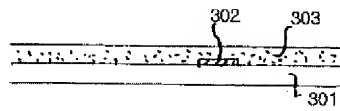
도면 2g



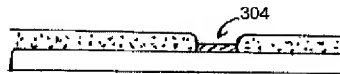
도면 2h



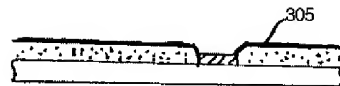
도면 3a



도면 3b



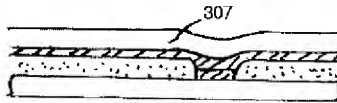
도면 3c



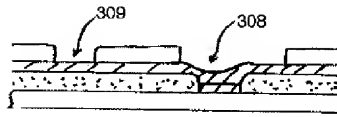
도면 3d



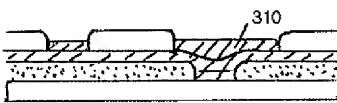
도면 3e



도면 3f



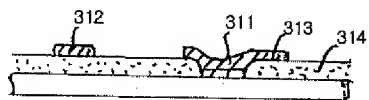
도면 3g



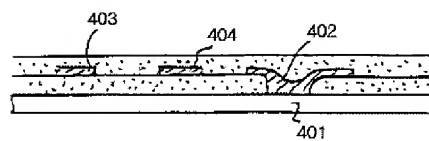
도면 3h



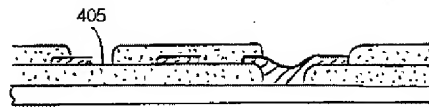
도면 3i



도면 4a



도면 4b



도면 4c

